PN - JP2000348074 A 20001215

PD - 2000-12-15

PR - JP19990155417 19990602

OPD - 1999-06-02

TI - PATTERN LAYOUT INSTRUCTION SYSTEM

IN - IWANAGA HIROHISA

PA - SONY CORP IC - G06F17/50

© WPI / DERWENT

TI - Pattern layout indication system for verifying pattern on integrated circuit, has notifying unit that provides information about result obtained by verifying unit

PR - JP19990155417 19990602

PN - JP2000348074 A 20001215 DW200114 G06F17/50 009pp

PA - (SONY) SONY CORP

IC - G06F17/50

AB - JP2000348074 NOVELTY - A notifying unit provides an information about the result obtained by a verifying unit based on the comparison between the stored layout indication data and the stored layout drawing data. A layout indication display controller shows the layout indication display data on the circuit diagram shown on a display screen based on the input data.

USE - For verifying pattern on integrated circuit.

- ADVANTAGE - Ensures efficient and automatic verification of pattern layout on IC. Eliminates error in pattern layout indication. Shortens pattern layout indication time.

- DESCRIPTION OF DRAWING(S) - The figure shows the operation flowchart of a pattern layout indication system.

- (Dwg.1/6)

OPD - 1999-06-02

AN - 2001-130579 [14]

© PAJ / JPO

PN - JP2000348074 A 20001215

PD - 2000-12-15

AP - JP19990155417 19990602 IN - IWANAGA HIROHISA

PA - SONY CORP

TI - PATTERN LAYOUT INSTRUCTION SYSTEM

AB - PROBLEM TO BE SOLVED: To automatically verify whether or not an instruction presented by a circuit designer matches a final layout drawing by inputting and storing layout drawing data in a pattern layout instruction system.

SOLUTION: For a database (S21) for circuit plans, a computer for CAD switches a menu of input mode to select a layout instruction mode (S22) and inputs a layout instruction from a keyboard to generate circuit plan data and layout instruction (S23, 24). A layout is made according to the generated circuit plan data and layout instruction data to generate data of a layout drawing (S25, 26). Then the data of the generated layout drawing and original layout instruction data are used by a computer to automatically verify whether or not both of then match each other (S27, 28+). If there is an element, a wire, etc., which do not match, their contents are displayed on a screen and outputted as a list (S28 to 30).

G06F17/50

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(II)特許出顧公開番号 特開2000-348074 (P2000-348074A)

(43)公開日 平成12年12月15日(2000.12.15)

(51) Int.Cl.?

G06F 17/50

餓別記号

FΙ

テーマコート*(参考)

G06F 15/60

658C 5B046

658R

666A

666Z

審査請求 未請求 請求項の数10 〇L (全 9 頁)

(21)出願番号

特膜平11-155417

(22)出顧日

平成11年6月2日(1999.6.2)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 岩永 弘久

鹿児島県国分市野口北5番1号 ソニー国

分株式会社内

Fターム(参考) 58046 AA08 BA03 BA04 DA05 GA01

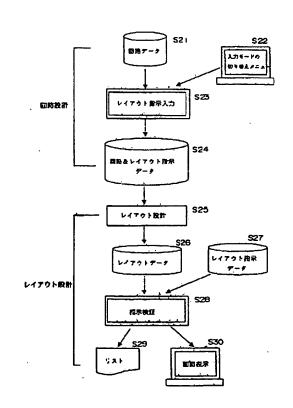
HA09 JA01

(54) 【発明の名称】 パターンレイアウト指示システム

(57)【要約】

【課題】 回路設計者からレイアウト指示を効率よく行え、レイアウト指示と最終レイアウト図面が合致しているか否かの検証を自動的に行う。

【解決手段】 回路設計者は、回路設計図のデータベースに対し、CAD用コンピュータで入力モードのメニューを切り換え、レイアウト指示モードを選択し、キーボードからレイアウト指示を入力し、回路設計図データとレイアウト担当者は、提供された回路設計図データとレイアウト担当者は、提供された回路設計図データとレイアウト担当で一夕を作成する。次に、この作成したレイアウト図面のデータと、元のレイアウト指示データとを用いて、両者が合致しているか否かをコンピュータで自動的に検証する。そして、合致していない素子や配線等がある場合は、その内容を画面表示する。また、表示の他にリスト出力も行う。



【特許請求の範囲】

【請求項1】 回路設計図を電子情報として記憶する回路図記憶手段と.

前記回路図記憶手段に記憶された回路設計図を表示画面 上に表示する回路図表示制御手段と、

前記回路設計図が表示された表示画面上で各回路要素の レイアウト指示データを入力する指示データ入力手段 と

前記指示データ入力手段によって入力されたレイアウト 指示データを記憶する指示データ記憶手段と、

前記指示データ入力手段によって入力されたレイアウト 指示データに基づいて前記表示画面上に表示された回路 設計図にレイアウト指示データを表示するレイアウト指 示表示制御手段と、

パターンレイアウト設計後のレイアウト図面データを記憶するレイアウト図面データ記憶手段と、

前記レイアウトデータ記憶手段に記憶されたレイアウト 図面データと、前記指示データ記憶手段に記憶されたレ イアウト指示データを比較する検証手段と

前記検証手段によって検証された結果を通知する通知手段と、

を有することを特徴とするパターンレイアウト指示システム。

【請求項2】 前記指示データ入力手段は、指示の内容に応じたモデル化データを選択し、前記表示画面上に表示された回路設計図の回路素子を選択することにより指示データを入力するようにしたことを特徴とする請求項1記載のパターンレイアウト指示システム。

【請求項3】 前記モデル化データに対応して必要な数値を含むデータを入力することにより、前記表示画面上で選択した回路素子の指定データを入力することを特徴とする請求項2記載のパターンレイアウト指示システム。

【請求項4】 前記パターンレイアウト設計時に、前記レイアウト指示データによって指示された回路設計図上の回路要素を点滅表示またはカラー表示する手段を有することを特徴とする請求項1記載のパターンレイアウト指示システム。

【請求項う】 前記通知手段は、前記実証手段によってレイアウト図面データに前記レイアウト指示データに合致しない回路要素がある場合、前記回路設計図上の当該回路要素を警告表示する手段であることを特徴とする請求項1記載のパターンレイアウト指示システム。

【請求項6】 前記警告表示は、点滅表示であることを 特徴とする請求項5記載のパターンレイアウト指示シス テム。

【請求項7】 前記替告表示は、カラー表示であることを特徴とする請求項5記載のパターンレイアウト指示システム

【請求項8】 前記通知手段は 前記を数したい同敗策

素が修正させることに応じて、前記警告表示を解除していくことを特徴とする請求項5記載のパターンレイアウト指示システム。

【請求項9】 前記通知手段による警告表示の実行/非 実行及び警告表示の内容を任意に設定する手段を有する ことを特徴とする請求項5記載のパターンレイアウト指 示システム。

【請求項10】 前記表示画面上におけるレイアウト指示データの書き込み、消去を許可し、回路設計図の修正を禁止するモードと、

前記表示画面上における回路設計図の書き込み、消去を 許可し、レイアウト指示データの修正を禁止するモード と、

前記表示画面上における回路設計図とレイアウト指示データの双方の書き込み、消去を許可するモードと

前記各モードを切り換えるモード切り換え手段と、

を有することを特徴とする請求項1記載のパターンレイアウト指示システム。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、IC等のパターンレイアウトを指示するシステムに関し、特に指示されたパターンレイアウトを自動的に検証する機能を備えたパターンレイアウト指示システムに関する。

[0002]

【従来の技術】従来より、IC等のパターンレイアウト を指示する工程において、指示されたパターンレイアウ トを検証する方法としては、作業者の目視によって行う ようになっていた。図6は、従来のパターンレイアウト 指示システムの作業概要を示す説明図である。従来の手 順において、回路設計者から提出されるレイアウト指示 の伝達方法は、まず、回路図データベース(S1)によ って回路設計図を出図(プリントアウト)し(S2)、 この回路設計図(S3)に回路設計者が手書きで指示を 書き込む(S4)。なお、必要に応じて、回路設計者 は、この書き込んだ指示に間違いがないか自己チェック を行う(S5)。そして、このレイアウト指示を書き込 んだ回路設計図をレイアウト担当者に渡す(S6)。 【0003】次に、レイアウト担当者は、担当する必要 人数に応じて、回路図データベースから回路設計図を出 図し(S7~S9)、回路設計者から提出された指示を 手書きで写し(S10、S11)、その後、指示漏れ、 写し間違いがないか目視で検証し(S12)、パターン レイアウト作業に入っていた。そして、このパターンレ イアウト作業の後、レイアウト指示に対する最終検証作 業を行う。この最終検証方法としては、最終レイアウト 図面を出図して回路設計者からS4で提出された指示を 元にして、目視検証を行うという方法をとっていた。

[0004]

「森田本衛州」トントナッ細田1 1 4 4 トンルのチャッ

ターンレイアウト工程においては、レイアウト指示の伝達方法は回路設計図(紙)であり、指示と実際のレイアウト図面との検証方法は、目視で行っていた。そのため、最終レイアウトにおいて指示漏れ、写し間違いを気付かず、製品を製造してしまうという問題が発生していた。特に、回路の大規模化に伴い、回路設計者、レイアウト担当者が手書きで指示を作成し、また、目視検証を行うため、大幅な工数増加が発生してしまう。また、目視検証であるため、検証漏れによる不具合が発生するという問題があった。

【0005】そこで本発明の目的は、回路設計者から提示された指示と最終レイアウト図面が合致しているか否かの検証を自動的に行えるパターンレイアウト指示システムを提供することにある。また本発明の他の目的は、レイアウト指示を効率よく短時間で行うことができるパターンレイアウト指示システムを提供することにある。【0006】

【課題を解決するための手段】本発明は前記目的を達成 するため、回路設計図を電子情報として記憶する回路図 記憶手段と、前記回路図記憶手段に記憶された回路設計 図を表示画面上に表示する回路図表示制御手段と、前記 回路設計図が表示された表示画面上で各回路要素のレイ アウト指示データを入力する指示データ入力手段と、前 記指示データ入力手段によって入力されたレイアウト指 示データを記憶する指示データ記憶手段と、前記指示デ ータ入力手段によって入力されたレイアウト指示データ に基づいて前記表示画面上に表示された回路設計図にレ イアウト指示データを表示するレイアウト指示表示制御 手段と、パターンレイアウト設計後のレイアウト図面デ ータを記憶するレイアウト図面データ記憶手段と、前記 レイアウトデータ記憶手段に記憶されたレイアウト図面 データと、前記指示データ記憶手段に記憶されたレイア ウト指示データを比較する検証手段と、前記検証手段に よって検証された結果を通知する通知手段とを有するこ とを特徴とする。

【0007】本発明のパターンレイアウト指示システムにおいて、回路設計者は、回路設計図を表示画面上に表示し、この回路設計図の各回路要素に対してレイアウト指示データを入力する。パターンレイアウト指示システンスカを受け付け、入力されたレイアウト指示データを記憶するとともに、このレイアウト指示データを起憶するとともに、このレイアウト指示データを表示する。この後、レイアウト担当者は、回路設計図とレイアウト指示システムに表示された回路設計図とレイアウト担当者は、回路設計図とレイアウト指示システムに入力して記憶させる。パターンレイアウト指示システムに入力して記憶させる。パターンレイアウト指示システムに入力されたレイアウト協立が適合しているかで検証する。そして、適合しない回路要素がある場

合、その回路要素を作業者に通知する。このように本発明のパターンレイアウト指示システムでは、回路設計者から提示された指示と最終レイアウト図面が合致しているか否かの検証を自動的に行えるため、従来のような目視による煩雑さや検証ミスをなくすことができる。また、レイアウト指示を従来のように手書きでなく、効率よく短時間で行うことができる。

[0008]

【発明の実施の形態】以下、本発明によるパターンレイアウト指示システムの実施の形態について説明する。本形態によるパターンレイアウト指示システムは、パターンレイアウトの指示を回路設計図をプリントアウトした紙ではなく、電子化されたCAD画面上で直接入力できるようにし、入力方法として、よく使われているレイアウト指示要素をモデル化して入力できるようしたものである。また、実際のレイアウト図面上における指示内容に応じて、自動検証を行い、指示内容と合致しない場合には、レイアウト図面上に点域表示を行い、警告をするものである。

【0009】図1は、本形態によるパターンレイアウト指示システムの処理概要を示す説明図であり、図2は、本形態によるパターンレイアウト指示システムを実現するハードウエアの構成例を示すブロック図である。図2において、本形態のパターンレイアウト指示システムは、例えばCADを搭載したパーソナルコンピュータ等によって構成されており、コンピュータの各種演算処理を行う制御装置10と、各種プログラムやデータを記憶する記憶装置20と、表示画面を提供するディスプレイ30と、各種入力を行うキーボード40と、マウス等のボインティングデバイス50と、各種データをプリントアウトを行うプリンタ60等を有する。

【0010】次に、図1において、S21~S24は、 回路設計者側の作業であり、回路設計図のデータベース (S21)に対し、CAD用コンピュータで入力モード のメニューを切り換え、レイアウト指示モードを選択し (S22)、キーボードからレイアウト指示を入力し (S23)、回路設計図データとレイアウト指示データ を作成する(S24)。次に、S25~S30は、レイ アウト担当者側の作業であり、S24で作成した回路設 計図データとレイアウト指示データを元に、レイアウト 設計を行い(S25)、レイアウト図面のデータを作成 する(S26)。次に、このS26で作成したレイアウ ト図面のデータと、元のレイアウト指示データ(S2 7)とを用いて、両者が合致しているか否かをコンピュ ータで自動的に検証する(S28)。そして、合致して いない素子や配線等がある場合は、その内容を画面表示 する(S30)。また、表示の他にリスト出力も行う (S29).

【0011】図3は、本形態におけるレイアウト指示入 力の際に用いるレイアウト指示モデルの具体例を示す説 明図である。また、図4は、図3に示すレイアウト指示モデルを用いて回路設計図データにレイアウト指示入力を行った場合の具体例を示す説明図である。例えば、図3(A)に示すように、回路上の抵抗のペア比をとりたい場合には、指示選択メニューの項目から「ペア」を選び、ポインティングデバイスによってペア比をとりたい素子上でセレクトすると、回路設計図上に楕円上の囲みが表示され、ペア比の情報を入力することが可能となる。また、図3(B)に示すように、回路上の素子をサブトラクティブ法によるパターン(SUB)で囲む場合には、指示選択メニューの項目から「SUBーF」を選び、ポインティングデバイスによってSUBで囲みたい領域を対角線等の指定によって入力することにより、回路設計図上にSUBで囲む矩形枠と「SUB」のマークが表示される。

【0012】また、図3(C)に示すように、回路上の素子の近傍にSUBをとる場合には、指示選択メニューの項目から「SUBーP」を選び、ポインティングデバイスによってSUBをとりたい位置を指定することにより、回路設計図上に「SUB」のマークが表示される。また、図3(D)に示すように、トリミングをする場合には、指示選択メニューの項目から「トリミング」を選び、ポインティングデバイスによってトリミングする位置を指定することにより、回路設計図上に「TR」を含む図示のようなマークが表示される。また、図3(E)に示すように、容量上の配線を禁止する場合、指示選択メニューの項目から「配線禁止」を選び、ポインティングデバイスによって配線を禁止する場合、指示されるがデバイスによって配線を禁止する素子(コンデンサ)を指定することにより、回路設計図上に「NG」を含む図示のようなマークが表示される。

【0013】また、図3(F)に示すように、容量の形 状を四角形にする場合、指示選択メニューの項目から 「形状指定」を選び、ポインティングデバイスによって 素子(コンデンサ)を指定することにより、形状選択画 面となるので、この画面で四角形を選択することによ り、回路設計図上に四角形を指定する図示のようなマー クが表示される。また、図3 (G) (H) に示すよう に、配線幅を指定したい場合には、指示選択メニューの 項目から「配線幅指定」を選び、ポインティングデバイ スによって配線を指定することにより、配線幅の入力画 面となる。ここで配線幅の条件をW=5G(5G)、S =20G(20G以下)の形式で入力することにより、 指定した配線が太線になり、配線幅の情報が回路設計図 上に図示のように表示される。また、図3(I)に示す ように、配線同士のクロスを禁止する場合、指示選択メ ニューの項目から「配線クロス禁止」を選び、ポインテ ィングデバイスによって複数の配線を指定することによ り、指定した各配線が太線になり、各配線に「NGn」 $(n=1, 2, 3, \dots)$ が表示される。以上のように して、CADトのデータにパターンレイアウトの指示入

力を行うことができる。そして、図4に示すような回路 図イメージとして作成できる。

【0014】なお、全てのレイアウト要素に対してモデル化することが困難である場合に備えて、回路設計者とレイアウト担当者との間で、任意の取り決めによるフリーレイアウトを可能としてもよい。これは、フリーレイアウトの入力画面を選択し、コンピュータのキーボードから任意の数値や記号を入力し、ポインティングデバイスによって指定した素子の近傍に表記できるようにする。本形態のパターンレイアウト指示システムを搭載したコンピュータでは、上述のようにして指示されたパターンレイアウトの指示データを図4に示すように回路設計図データに付加した状態で保持し、適宜に表示し、あるいは、プリントアウトするようになっている。また、パターンレイアウトの自動検証作業を行うために、パターンレイアウト指示データ自体を回路設計図データと対応付けた状態で記憶しているものとする。

【0015】なお、以上のようなレイアウト指示入力作業において、指示入力の際に、誤って回路設計図を消したり、変更できないように、レイアウト指示のみを書き込み、消去できるモードを設けるようにしてもよい。また逆に、記入されている指示は消去したり変更できず、回路設計図のみを書き込みや消去できるモードを設けるようにしてもよい。さらに、回路設計図とレイアウト指示の書き込み、消去できるモードを設けるようにしてもよい。そして、このような回路設計図とレイアウト指示の書き込みや消去用のモードを適宜選択する機能を設け、最適なモードを選択して回路の設計やレイアウト指示を適宜に行えるようにする。また、以上のようにして入力されたレイアウト指示を表示画面上で点減表示したり、カラー表示するようにしてもよい。

【0016】図5は、本形態におけるパターンレイアウ ト後の自動検証動作を示す説明図である。本形態におい て、パターンレイアウト作業はCADを用いて行い、そ のレイアウト後のレイアウト図面データ(S31)と上 述したレイアウト指示データ(S32)とを比較する作 業を行う。これは、レイアウト指示データに対応する回 路図の指定位置がレイアウトデータにおいて、レイアウ ト指示データ通りに設計されているか否かを検証するも のであり、レイアウトデータとレイアウト指示データと が合致しているか否かを判定する(S33)。そして、 合致していない素子や配線がある場合には、その箇所を 画面上に表示した回路図上で点滅表示やカラー表示等に よって作業者に通知する(S34)。このような通知に 応じて、適正なレイアウトが行われた場合には、その点 滅表示やカラー表示等を通常表示に切り換えるものとす る。なお、実際の作業においては、疑似エラーとして処 理する場合等があるので、点減表示のON、OFFは任 意に設定できるものとし、また、表示の色も任意に設定 できるものとする

[0017]

【発明の効果】以上説明したように本発明のパターンレ イアウト指示システムでは、回路設計図を表示画面上に 表示し、この回路設計図の各回路要素に対してレイアウ ト指示データを入力することにより、回路設計図へのレ イアウト指示を行い、この後、回路設計図とレイアウト 指示データに基づいてパターンレイアウト設計を行い、 そのレイアウト図面データをパターンレイアウト指示シ ステムに入力して記憶させることにより、この入力され たレイアウト図面データとレイアウト指示データを比較 し、自動的に検証を行って、その結果を通知するように した。このため、本発明のパターンレイアウト指示シス テムによれば、回路設計者から提示された指示と最終レ イアウト図面が合致しているか否かの検証を自動的に行 えるため、従来のような目視による煩雑さや検証ミスを なくすことができる効果がある。また、本発明のパター ンレイアウト指示システムによれば、レイアウト指示を 従来のように手書きでなく、効率よく短時間で行うこと ができる効果がある。

【図面の簡単な説明】

| 20 | 記憶装置 | 30 | ボインティング | ディスプレイ | ボインティング | ディスプレイ | 10 | ディスプレイ | 10 | オーボード | 40 | オーボード | 10 | オーボーボ

【図2】

【図1】本発明の実施の形態によるパターンレイアウト 指示システムの処理概要を示す説明図である。

【図2】図1に示すパターンレイアウト指示システムを 実現するハードウエアを示すブロック図である。

【図3】図1に示すパターンレイアウト指示システムにおけるレイアウト指示入力の際に用いるレイアウト指示モデルの具体例を示す説明図である。

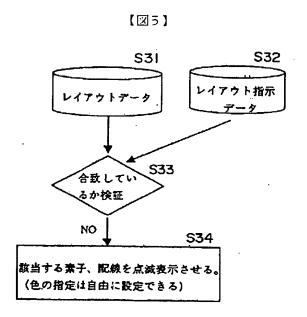
【図4】図3に示すレイアウト指示モデルを用いて回路 設計図データにレイアウト指示入力を行った場合の具体 例を示す説明図である。

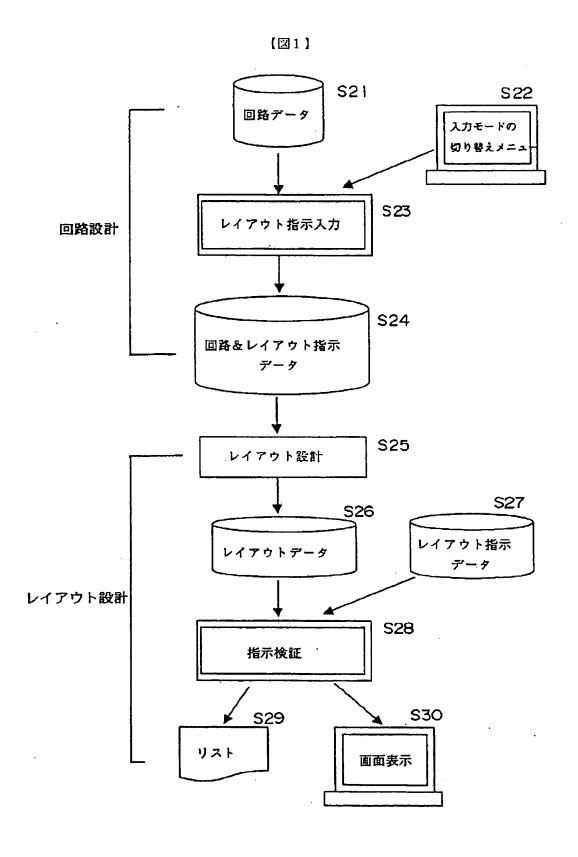
【図5】図1に示すパターンレイアウト指示システムにおけるパターンレイアウト後の自動検証動作を示す説明図である。

【図6】従来のパターンレイアウト指示作業の処理概要を示す説明図である。

【符号の説明】

10……制御装置、20……記憶装置、30……ディスプレイ、40……キーボード、50……ポインティングデバイス、60……プリンタ。



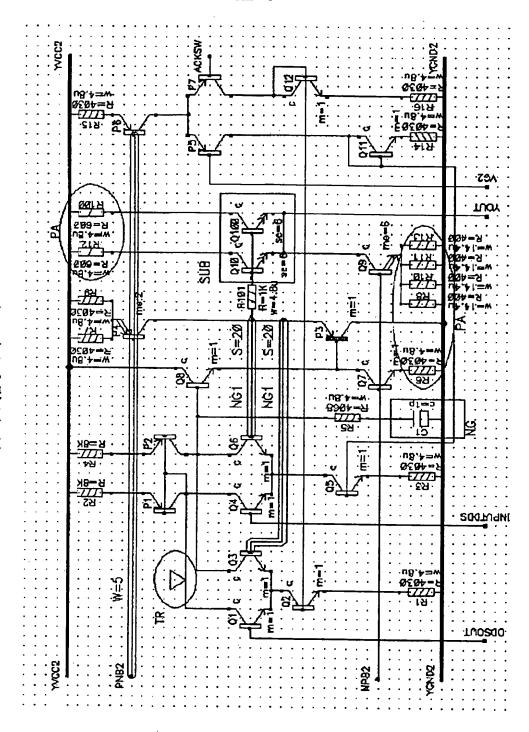


【図3】

★レイアウト指示モデル

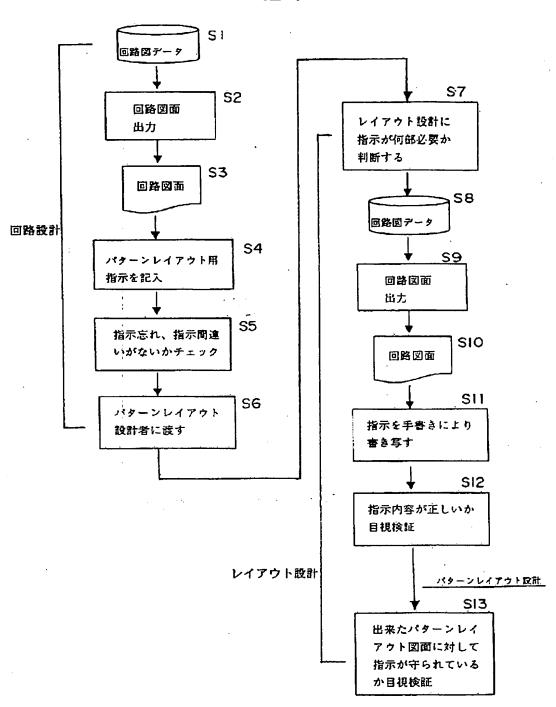
(A)	ペア指示を する場合	(E)	容量上の配線が 禁止の場合
(B) 03 c	素子をSUBで 囲む場合	(F) S 3	容量の形を四角形 にする場合
(c) ::::		(G) W=5	配線幅が5Gの場合
===5 SUB	近くにSUBを 取る場合	(H)S=20	配線幅を20G以下に する場合
(D) TR	トリミングを する場合	(1) NG1	NG1の配線同士の クロス禁止の場合

【図4】



フィアウト指示のイメージ

【図6】



BLANK (USPTO)

THIS PAGE BLANK (USPTO)